

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-020966

(43)Date of publication of application : 28.01.1994

(51)Int.Cl.

H01L 21/205  
H01L 21/338  
H01L 29/812

(21)Application number : 04-175530

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 02.07.1992

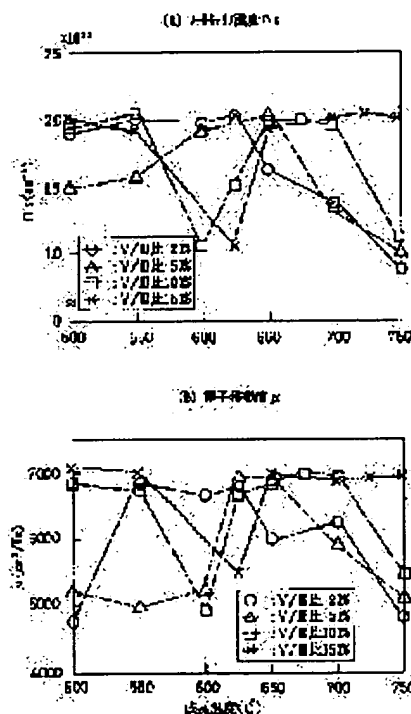
(72)Inventor : TSUCHIYA TADAITSU  
NAGAI HISATAKA

## (54) MANUFACTURE OF COMPOUND SEMICONDUCTOR WAFER

### (57)Abstract:

**PURPOSE:** To realize HEMT having a low noise figure by optimizing growth conditions such as growth temperature, V/III ratio and growth rate, etc.

**CONSTITUTION:** Following growth conditions are satisfied on the occasion of causing an undoped InGaAs carrier running layer by the organic metal vapor phase epitaxy method. V/III ration is 100 or larger at growth temperature of 500 to 550°C, V/III ratio is 20 or smaller at 550 to 625°C, V/III ratio is 50 at 625 to 650°C, V/III ratio is 100 or larger at 650 to 700°C, and V/III ratio 150 or larger at 700°C or higher. Moreover, V/III ratio is 20 or less with the growth rate of 5Å/s or less and 10Å/s or more and V/III ratio is 50 or more at 5 to 10Å/s. Such growth conditions provides that sheet carrier concentration  $n_s$  of  $2.0 \times 10^{12} \text{ cm}^{-2}$  and electron mobility  $\mu$  of  $7000 \text{ cm}^2/\text{V.s}$ .



## LEGAL STATUS

[Date of request for examination]

18.04.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number] 3042186

[Date of registration] 10.03.2000

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-20966

(43)公開日 平成6年(1994)1月28日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/205 21/338 29/812		7376-4M	H 0 1 L 29/ 80	H

審査請求 未請求 請求項の数8(全 6 頁)

(21)出願番号 特願平4-175530

(22)出願日 平成4年(1992)7月2日

(71)出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72)発明者 土屋 忠敏

茨城県土浦市木田余町3550番地 日立電線株式会社アドバンスリサーチセンタ内

(72)発明者 永井 久隆

茨城県土浦市木田余町3550番地 日立電線株式会社アドバンスリサーチセンタ内

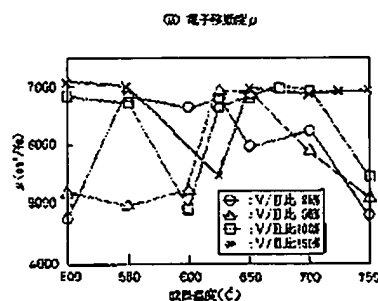
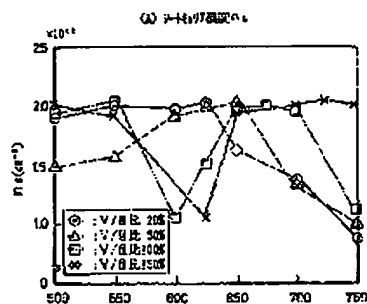
(74)代理人 弁理士 松本 孝

(54)【発明の名称】 化合物半導体ウェハの製造方法

(57)【要約】

【目的】成長温度、V/III比、成長速度といった成長条件を最適化して、雑音指数NFが0.6dBを下回るHEMTを実現する。

【構成】アンドロップInGaAsキャリア走行層を有機金属気相エビタキシーで成長させるに際して、次の成長条件を満足させる。成長温度500～550℃でV/III比100以上、550～625℃でV/III比20以下、625～650℃でV/III比50、650～700℃でV/III比100以上、700℃以上でV/III比150以上とする。また、成長速度5Å/s以下および10Å/s以上ではV/III比は共に20以下、5～10Å/sではV/III比50以上とする。これらの成長条件により凡そシートキャリア濃度 $n_s$  2.0 $\times 10^{12}$  cm<sup>-2</sup>、電子移動度 $\mu$  7000 cm<sup>2</sup>/V・sを得る。



(2)

特開平6-20966

1

【特許請求の範囲】

【請求項1】 半絶縁性GaAs基板上に、シュードモフィック接合を得るために臨界膜厚以下で制御されたアンドープInGaAsキャリア走行層を有機金属気相エビタキシーで成長させ、その上にn型InAlAsキャリア供給層を成長させたn型AlGaAs/InGaAs/GaAsシュードモフィックHEMT構造の化合物半導体ウエハの製造方法において、上記アンドープInGaAsキャリア走行層を成長させるに際して、As原料のモル分率をGa原料とIn原料とのモル分率の和で割った値（以下、V/III比と称す）を20以下とし、かつ、成長温度を550℃～625℃としたことを特徴とする化合物半導体ウエハの製造方法。

【請求項2】 請求項1に記載の化合物半導体ウエハの製造方法において、

上記V/III比を50とし、成長温度を625～650℃とした化合物半導体ウエハの製造方法。

【請求項3】 請求項1に記載の化合物半導体ウエハの製造方法において、

上記V/III比を100以上とし、かつ成長温度を650～700℃とした化合物半導体ウエハの製造方法。

【請求項4】 請求項1に記載の化合物半導体ウエハの製造方法において、

上記V/III比を150以上とし、かつ、成長温度を700℃以上とした化合物半導体ウエハの製造方法。

【請求項5】 請求項1に記載の化合物半導体ウエハの製造方法において、

上記V/III比を100以上とし、かつ成長温度を550℃以下とした化合物半導体ウエハの製造方法。

【請求項6】 請求項1に記載の化合物半導体ウエハの製造方法において、成長速度を5Å/s以下とし、かつ上記V/III比を20以下とした化合物半導体ウエハの製造方法。

【請求項7】 請求項1に記載の化合物半導体ウエハの製造方法において、成長速度を10Å/s以上とし、かつ上記V/III比を20以下とした化合物半導体ウエハの製造方法。

【請求項8】 請求項1に記載の化合物半導体ウエハの製造方法において、成長速度を5～10Å/sとし、かつ上記V/III比を50以上とした化合物半導体ウエハの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、HEMT構造をもつ化合物半導体ウエハの製造方法、特に、有機金属気相エビタキシーによりInGaAsキャリア層を臨界膜厚以下で成長させてシュードモフィックHEMT構造とした化合物半導体ウエハに関するものである。

【0002】

【従来の技術】 基板に設けたバッファ層上に、不純物を

2

含まないキャリア走行層と、n型不純物（キャリアの走行に障害となる）を含むキャリア供給層と、ショットキゲートを備えた構造はHEMT（高電子移動度トランジスタ）として広く知られている。これはキャリア走行層とキャリア供給層とをヘテロ接合によって空間的に切り離すことで、雑音特性、高周波特性を上げることに成功しているものである。これには、雑音特性を向上したシュードモフィックHEMT（Pseudo morphic 高電子移動度トランジスタ）と呼ばれるものがある。

【0003】 図3に従来のn型AlGaAs/InGaAs/GaAs系シュードモフィックHEMTエビタキシャルウエハの基本構造を示す。半絶縁性GaAs基板1上にアンドープのGaAsバッファ層2（0.5μm厚）、その上にシュードモフィックとするために臨界膜厚以下で制御された膜厚の薄いアンドープIn<sub>0.2</sub>Ga<sub>0.8</sub>Asキャリア走行層3（10nm）を、原子レベルで微細な成長制御が可能な有機金属気相エビタキシー（以下、MOVPEと略する）で成長させる。この場合、キャリア走行層3を構成するInGaAsはバッファ層2を構成するGaAsと格子定数が異なるため、GaAs上への成長では大きく歪んだ結晶となるが、臨界膜厚と呼ばれるある一定の膜厚を超えない限り界面に転位が生じないきれいな接合が得られる。このように格子不整合であっても格子が歪むことによって界面で格子欠陥が生じないような状態をシュードモフィック状態という。シュードモフィック状態が崩れて転位が発生するとHEMTとして必要なキャリア濃度が得られない。

【0004】 このようなシュードモフィック状態でバッファ層2と接合されたキャリア供給層3上に、さらにアンドープAl<sub>0.3</sub>Ga<sub>0.7</sub>Asスペーサ層4（2nm厚）を介してn型Al<sub>0.3</sub>Ga<sub>0.7</sub>Asキャリア供給層5（40nm厚）を成長させるようにしたものである。なお、スペーサ層4は、キャリア供給層5からのクレーン散乱を抑え、電子移動度を向上するために必要に応じて挿入するものであり、HEMTとして動作上必須のものではない。

【0005】 キャリア供給層5とキャリア走行層3とのヘテロ界面のキャリア走行層3側にたまる2次元電子ガスをチャネルとして使用するが、この2次元電子ガスのシートキャリア濃度、電子移動度が高い程、雑音特性の良好な高性能HEMTが作製できる。従来は、常温でシートキャリア濃度として $1.6 \times 10^{14} \text{ cm}^{-2}$ 、電子移動度として $6500 \text{ cm}^2/\text{V} \cdot \text{s}$ というのが通常の水準であった。しかし、これにより作製できるHEMTの雑音指数NFは0.7dB止まりであった。

【0006】

【発明が解決しようとする課題】 上述した従来技術で雑音指数NFが0.6dBを下回るHEMTを実現しようとすると、シートキャリア濃度、電子移動度をさらに増

(3)

特開平6-20966

3

やす必要がある。このためには、In組成が高いほどInGaAsにたまる歪みの濃度が増すため増幅率の高く雑音特性のよいHEMTデバイスが製作できることから、従来0.15が主であったInGaAsのIn組成を、0.2とする一方、成長温度、V/III比、成長速度といった成長条件を最適化する必要がある。しかしながら、In組成を高くすることは、それだけInGaAsに内在する歪みが大きくなり、結晶が壊れ始める臨界膜厚が薄くなるため製作が難しくなる。また従来、成長温度、V/III比、成長速度といった成長条件の最適化の検討は全く行われていなかった。

【0007】本発明の目的は、シュードモフィックHEMT構造の化合物半導体ウェハの特性を決定するInGaAsキャリア走行層の成長条件を最適化することによって、前述の欠点を解消し、十分高いシートキャリア濃度と電子移動度をもち、製造の容易な化合物半導体ウェハの製造方法を提供することにある。

【0008】

【課題を解決するための手段】本発明の化合物半導体ウェハの製造方法は、半導体GaAs基板上に、シュードモフィック接合を得るために臨界膜厚以下で制御されたアンドープInGaAsキャリア走行層を少なくとも有機金属気相エピタキシーで成長させ、その上にn型InAlAsキャリア供給層を成長させたn型AlGaAs/InGaAs/GaAsシュードモフィックHEMT構造の化合物半導体ウェハの製造方法において、アンドープInGaAsキャリア走行層を成長させるに際して、V/III比を20以下とし、かつ、成長温度を550℃～625℃としたものである。

【0009】また、上記化合物半導体ウェハの製造方法において、成長温度を625～650℃とした場合にはV/III比を50、成長温度を650～700℃とした場合にはV/III比を100以上、成長温度を700℃以上とした場合にはV/III比を150以上、そして成長温度を550℃以下とした場合にはV/III比を100以上としたものである。

【0010】さらに、上記化合物半導体ウェハの製造方法において、成長速度を5Å/s以下とし、かつV/III比を20以下としたものである。成長速度を10Å/s以上とした場合には、V/III比を20以下、成長速度を5～10Å/sとした場合には、V/III比を50以上としたものである。

【0011】なお、InGaAsキャリア走行層のIn組成は、組成0のときを除いて（GaAsは不可）任意である。In組成が任意である理由は次の2点にある。

【0012】①シュードモフィックHEMTは、AlGaAs（またはGaAs）とInGaAsとのヘテロ接合を利用したものであれば、InGaAsのIn組成にかかわらず作製できる。Al組成を特定しないのもこの理由による。どのような組成であってもシュードモフィ

4

ックHEMTを作製できる。ただし、AlGaAs/GaAsの組合せはできない。

【0013】②本成長方法は、InGaAs液晶を成長する際に重要となるものである。これは、従来のGaAsに新たにIn原子を加える際に重要となるもので、加えるIn原子の多少によるものではない。従って、InGaAs（GaAsは除く）であれば全て成立する。

【0014】また、既述した理由で、AlGaAsキャリア供給層のAl組成は、組成0のときも含め（GaAsでも可）任意である。

【0015】

【作用】InGaAsキャリア走行層の成長温度に関わらずV/III比を一定にしてしまうと、成長温度に応じてシートキャリア濃度、電子移動度が大きく変動するため、シートキャリア濃度、電子移動度を常に高くすることはできない。これらを高くするためには、成長温度に応じてV/III比を変えてやる必要がある。また、成長速度に関しても同様で、シートキャリア濃度、電子移動度を高くするためには、成長速度に応じてV/III比を変えてやる必要がある。

【0016】本発明では、上述した各成長温度及び成長速度毎にV/III比を変えて、シートキャリア濃度、電子移動度が常に高くなるように、V/III比条件を最適化したので、InGaAsキャリア走行層のIn組成を0.2またはそれ以上としなくとも、HEMT構造の化合物半導体ウェハの電気的特性が向上する。このことは、In組成を0.2またはそれ以上に上げると、InGaAsに内在する歪みのため、結晶が壊れ始める臨界膜厚が薄くなり製作が不可能となるという問題をも回避でき、製造の容易化が図れる。

【0017】

【実施例】以下、本発明の実施例を説明する。既に説明した図3のシュードモフィックHEMTエピタキシャルウェハと同じ構造のウェハを用い、そのInGaAsキャリア走行層3の成長条件を種々変えて成長させた。この場合もエピタキシャル成長は有機金属気相エピタキシーを用いた。成長後、ホール測定法により高温（300K）でシートキャリア濃度と電子移動度を調べた。その結果、次のことが分った。

【0018】（1）InGaAsキャリア走行層のMOVPE成長温度を500～750℃と変化させたところ、図1（A）、（B）の結果が得られた。V/III比が次の条件をとるとき、凡そシートキャリア濃度 $n_s$ が $2 \times 10^{12} \text{ cm}^{-2}$ 、電子移動度 $\mu$ が $7000 \text{ cm}^2/\text{V} \cdot \text{s}$ を示す。すなわち、成長温度500～550℃ではV/III比100以上、550～625℃ではV/III比20以下、625～650℃ではV/III比50、650～700℃ではV/III比100以上、そして700℃以上ではV/III比は150以上でないと良好な特性が得られない。なお、500～550℃ではシートキャリ

(4)

特開平6-20966

5

ア速度 $n$ 。のみについてみれば、 $V/III$ 比20以下であつても良いのであるが、その場合、電子移動度 $\mu$ が悪くなるため採用できない。なお、この時の成長速度による影響は無視した。

【0019】(2)MOVPEの成長速度を4~12Å/sと変化させたところ、図2(A)、(B)の結果が得られた。 $V/III$ 比が次の値をとるとき、凡そシートキャリア濃度 $n_s$ が $1.6 \sim 2.0 \times 10^{11} \text{ cm}^{-2}$ 、電子移動度 $\mu$ が $6500 \sim 7000 \text{ cm}^2/\text{V} \cdot \text{s}$ を示す。成長速度7.5Å/sのときは、 $V/III$ 比50以上が良好だが、それ以外は20以下で良好な結果が得られた。従って、成長速度5Å/s以下および10Å/s以上では $V/III$ 比は共に20以下、5~10Å/sでは $V/III$ 比50以上でないと良好な特性が得られない。なお、このときの成長は、図1から、それぞれで最適と考えられる成長温度で行った。

【0020】以上述べたように本実施例によれば、シートキャリア濃度として高温で $1.6 \times 10^{11} \text{ cm}^{-2}$ 、電子移動度として常温で $6500 \text{ cm}^2/\text{V} \cdot \text{s}$ という従来の通常水準を上回り、シートキャリア濃度 $2.5 \times 10^{11} \text{ cm}^{-2}$ 、電子移動度 $7000 \text{ cm}^2/\text{V} \cdot \text{s}$ という高い値を得ることができる。

【0021】

【発明の効果】本発明によれば、InGaAsキャリア走行層の成長条件を最適化することによって、十分高い\*

6

\*シートキャリア濃度と電子移動度をもつ化合物半導体ウェハを得ることができ、その結果、化合物半導体ウェハの電気特性が大幅に向上し、雑音指数NFが0.6dB以下のHEMTデバイスを実現することが可能となり、しかも、製造条件の最適化がなされるので製造も容易になった。

【図面の簡単な説明】

【図1】本発明の実施例によるシュードモフィックHEMT化合物半導体ウェハのInGaAsキャリア走行層の成長温度および $V/III$ 比を変えた時のシートキャリア濃度と電子移動度の変化を示した特性図。

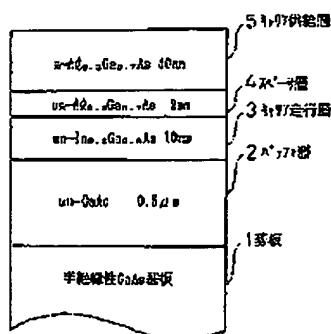
【図2】本実施例によるシュードモフィックHEMT構造の化合物半導体ウェハのInGaAsキャリア走行層の成長速度および $V/III$ 比を変えた時のシートキャリア濃度と電子移動度の変化を示した特性図。

【図3】従来例と本実施例とに共通したシュードモフィックHEMTエビタキシャルウェハの構造を示す断面図。

【符号の説明】

- 1 半絶縁性GaAs基板
- 2 アンダーブGaAsバッファ層
- 3 アンダーブInGaAsキャリア走行層
- 4 アンダーブAlGaAsスペーサ層
- 5 n型AlGaAsキャリア供給層

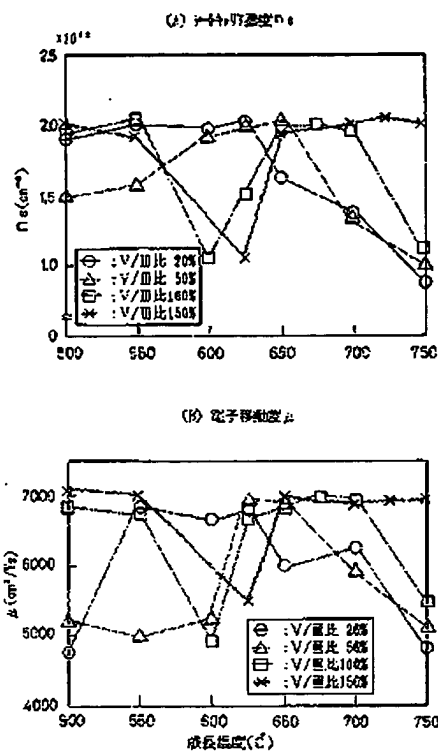
【図3】



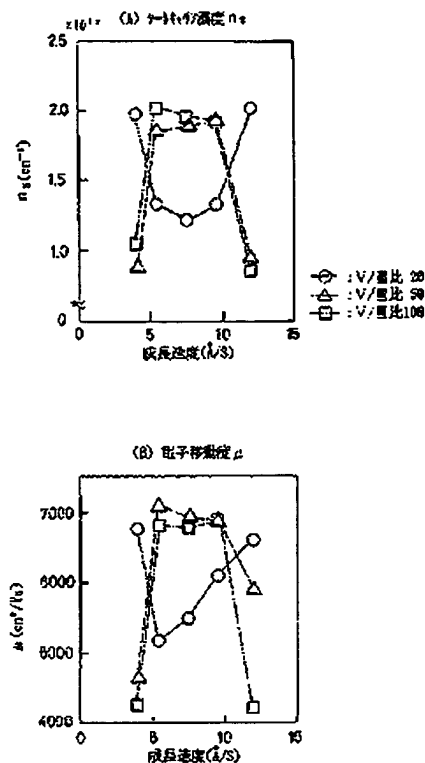
(5)

特開平6-20966

【図1】



【図2】



【手続補正言】

【提出日】平成4年7月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】半絶縁性GaAs基板上に、シュドモフィック接合を得るために臨界膜厚以下で制御されたアンドープInGaAsキャリア走行層を有機金属気相エピタキシーで成長させ、その上にn型AlGaAsキャリア供給層を成長させたn型AlGaAs/InGaAs/GaAsシュドモフィックHEMT構造の化合物半導体ウェハの製造方法において、上記アンドープInGaAsキャリア走行層を成長させるに際して、As原料のモル分率をGa原料とIn原料とのモル分率の和で割った値（以下、V/III比と称す）を20以下とし、かつ、成長温度を550℃～625℃としたことを特徴とする化合物半導体ウェハの製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正内容】

【0002】

【従来の技術】基板に設けたバッファ層上に、不純物を含まないキャリア走行層と、n型不純物（キャリアの走行に障害となる）を含むキャリア供給層と、ショットキゲートを積んだ構造はHEMT（高電子移動度トランジスタ）として広く知られている。これはキャリア走行層とキャリア供給層とをヘテロ接合によって空間的に切り離すことで、雑音特性、高周波特性を上げることに成功しているものである。これには、雑音特性を向上したシュドモフィックHEMT（Pseudomorphic 高電子移動度トランジスタ）と呼ばれるものがある。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0021

(5)

特開平6-20966

【補正方法】変更

【補正内容】

【0021】

【発明の効果】本発明によれば、InGaAsキャリア  
走行層の成長条件を最適化することによって、十分高い  
シートキャリア濃度と電子移動度をもつ化合物半導体ウ

ェハを得ることができ、その結果、化合物半導体ウェハ  
の電気特性が大幅に向上し、雑音指数NFが0.6dB  
以下のHMTデバイスを実現することが可能となり、  
しかも、製造条件の最適化がなされるので製造も容易に  
なった。